|  |  |
| --- | --- |
|  teacher.jpg | **استاد دانشکده مهندسی برق و کامپیوتر- دانشگاه تهران****زین العابدین نوابی شیرازی** |
| سیستم های دیجیتال | الکترونیکتلفن دفتر: +98 (21)82084311پست الکترونیکی: navabi@ut.ac.ir |  |

|  |  |
| --- | --- |
| **تحصیلات** | دکتری,null-yesr-char,مهندسی برق,آریزوناM.S,null-yesr-char,مهندسی برق,آریزوناB.S,null-yesr-char,مهندسی برق,تگزاس |

|  |  |
| --- | --- |
| **زمینه­های تخصصی****و حرفه­ای** |  |

|  |  |
| --- | --- |
| **سوابق کاري و فعالیت های اجرایی** |  |
|  |  |

|  |  |
| --- | --- |
| **فعالیت های علمی** | * مقالات

**- LUT Input Reordering to Reduce Aging Impact on FPGA LUTs. Ebrahimi Mohammad, Sadeghi Rezgar, Navabi Shirazi Zainalabedin (2020)., IEEE TRANSACTIONS ON COMPUTERS, 69(10), 1500-1506.- Selecting Representative Critical Paths for Sensor Placement Provides Early FPGA Aging Information. Ebrahimi Mohammad, Navabi Shirazi Zainalabedin (2020)., IEEE TRANSACTIONS ON COMPUTER-AIDED DESIGN OF INTEGRATED CIRCUITS AND SYSTEMS, 39(10).- Self-Adjusting Monitor for Measuring Aging Rate and Advancement. Sadeghi Kohan Somayeh, Kamal Mehdi, Navabi Shirazi Zainalabedin (2020)., IEEE TRANSACTIONS ON EMERGING TOPICS IN COMPUTING, 8(3).- Automatic Correction of Dynamic Power Management Architecture in Modern Processors. Sharafinejad Reza, Alizadehmalafeh Bijan, Navabi Shirazi Zainalabedin (2018)., IEEE TRANSACTIONS ON VERY LARGE SCALE INTEGRATION (VLSI) SYSTEMS, 26(2).- Scalable Symbolic Simulation-Based Automatic Correction of Modern Processors. Refan Fatemeh, Alizadehmalafeh Bijan, Navabi Shirazi Zainalabedin (2018)., IEEE TRANSACTIONS ON VERY LARGE SCALE INTEGRATION (VLSI) SYSTEMS, 18(6), 1-9.- Bridging Presilicon and Postsilicon Debugging by Instruction-Based Trace Signal Selection in Modern Processors. Refan Fatemeh, Alizadehmalafeh Bijan, Navabi Shirazi Zainalabedin (2017)., IEEE TRANSACTIONS ON VERY LARGE SCALE INTEGRATION (VLSI) SYSTEMS, 25(7), 2059-2070.- SENSIBLE: A Highly Scalable SENsor DeSIgn for Path-Based Age Monitoring in FPGAs. Ghaderi Zana, Ebrahimi Mohammad, Bozorgzadeh Eli, Bagherzadeh Nader, Navabi Shirazi Zainalabedin (2017)., IEEE TRANSACTIONS ON COMPUTERS, 66(5), 919-926.- Stochastic testing of processing cores in a many-core architecture. Kamran Arezoo, Navabi Shirazi Zainalabedin (2016)., INTEGRATION-THE VLSI JOURNAL, 55(1), 183-193.- Self-Healing Many-Core Architecture: Analysis and Evaluation. Kamran Arezoo, Navabi Shirazi Zainalabedin (2016)., VLSI Design, 2016(1), 1-17.- Automatic High-level Data-flow Synthesis and Optimization of Polynomial Datapaths Using Functional Decomposition. Ghandali Samaneh, Alizadehmalafeh Bijan, فوجیتا ماساهیرو, Navabi Shirazi Zainalabedin (2015)., IEEE TRANSACTIONS ON COMPUTERS, 64(6), 1579-1593.- System-level assertions: approach for electronic system-level verification. Sohofi Hassan, Navabi Shirazi Zainalabedin (2015)., IET Computers and Digital Techniques, 9(3), 142-152.- Hardware Acceleration of Online Error Detection in Many-Core Processors. Kamran Arezoo, Navabi Shirazi Zainalabedin (2015)., CANADIAN JOURNAL OF ELECTRICAL AND COMPUTER ENGINEERING-REVUE CANADIENNE DE GENIE ELECTRIQUE ET INFORMATIQUE, 38(2), 143-153.- A Novel Modeling Approach for System-Level Application Mapping Targeted for Configurable Architecture. Sabaghian Hossein, Shahabi Seyed Ali, Navabi Shirazi Zainalabedin (2014)., CANADIAN JOURNAL OF ELECTRICAL AND COMPUTER ENGINEERING-REVUE CANADIENNE DE GENIE ELECTRIQUE ET INFORMATIQUE, 37(4), 192-202.- کاوش فضای طراحی سطح بالای مدلهای نوروفازی خطی محلی برای سیستم های نهفته. بهارانی محمدرضا, نوری حمید, علی عسگری محمد, نوابی شیرازی زین العابدین (1393)., FUZZY SETS AND SYSTEMS, 253(0), 44-63.- طراحی الکترونیک در سطح سیستم: زمینه های پیدایش و راهکارهای بهره برداری. نوابی شیرازی زین العابدین, صادقی سمیه (1393)., فصلنامه آموزش مهندسی ایران, 16(62), 117-140.- A New Approach for Automatic Test Pattern Generation in Register transfer Level Circuits. میرزائی محمد, Mahmoud Tabandeh, Alizadehmalafeh Bijan, Navabi Shirazi Zainalabedin (2012)., IEEE DESIGN & TEST OF COMPUTERS, -(99), -.- TransactionLevel Formal Verification Using Timed Automata. Navabi Shirazi Zainalabedin, Amir Ali Ghafrani, Hamid Nouri, Fatemeh Javaheri (2010)., Journal of Shanghai University, 39(5), 462-471.- Multi Level Test Package. Fatemeh Javaheri, Somayeh Sadeghi, Parisa Shaafi, Navabi Shirazi Zainalabedin, Sina Mahmoudi, Atieh Lotfi, Amirali Ghofrani (2010)., Journal of Shanghai University, -(---), -.- Real Time Embedded Emotional Controller. Mohammad Reza Jamali, Masoud Dehyadegari, Arash Arami, Lucas Caro, Navabi Shirazi Zainalabedin (2010)., NEURAL COMPUTING & APPLICATIONS, 19(1), 13-19.- SystemAda An Ada Based System - Level Hardware Description Language. Negin Mahani, Parnian Mokri, Mahshid Sedghi, Navabi Shirazi Zainalabedin (2009)., ACM SIGAda Ada Letters, 29(2), 19-15.- System Level Hardware Design and Simulation with SystemAda. Negin Mahani, Parnian Mokri, Navabi Shirazi Zainalabedin (2009)., ACM Press, Ada Letters, 29(1), 22-19.- A Low - Power High Throughput Link Splitting Router for NoCs. Mohsen Saneei, Afzali Kousha Ali, Navabi Shirazi Zainalabedin (2008)., Journal of Zhejiang University-SCIENCE A, 9(12), 1708 - 1714.- Low Overhead DFT Using CDFG by Modifying Controller. Mohammad Hosseinabady, Pejman Lotfi Kamran, Fabrizio Lombardi, Navabi Shirazi Zainalabedin (2007)., IET Computers and Digital Techniques, 4(1), 333-322.- Degradable mesh-based on-chip networks using programmable routing tables. Ali Shahabi, Nima Honarmand, Hasan Sahafi, Navabi Shirazi Zainalabedin (2007)., IEICE Electronics Express, 4(10), 339-332.- Low Test Application Time Resource Binding for Behavioral Synthesis. Mohammad Hosseinabady, Pejman Lotfi Kamran, Navabi Shirazi Zainalabedin (2007)., ACM TRANSACTIONS ON DESIGN AUTOMATION OF ELECTRONIC SYSTEMS, 2(2), 1-22.- A Test Approach for Look - Up Table Based FPGAs. Ehsan Atoofian, Navabi Shirazi Zainalabedin (2006)., JOURNAL OF COMPUTER SCIENCE AND TECHNOLOGY, 21(1), 141-146.- Scan - Based Structure with Reduced Static and Dynamic Power Consumption. Shervin Sharifi, Javid Jaffari, Mohammad Hosseinabady, Afzali Kousha Ali, Navabi Shirazi Zainalabedin (2006)., Journal of Low Power Electronics, 2(3), 477-487.- Instruction - Level Test Methodology for CPU Core Self - Testing. Saeed Shamshiri, Hadi Esmaeilzadeh, Navabi Shirazi Zainalabedin (2005)., ACM Transaction, 10(4), 689-678.- Using RT Level Component Descriptions For Single Stuck - at Hierarchical Fault Simulation. Navabi Shirazi Zainalabedin, Shahrzad Mirkhani, Meisam Lavasani, Fabrizio Lombardi (2004)., JOURNAL OF ELECTRONIC TESTING-THEORY AND APPLICATIONS, 20(6), 589-575.- Word Level Symbolic Simulation in Processor Verification. B Alizadeh, Navabi Shirazi Zainalabedin (2004)., IET Computers and Digital Techniques, 151(5), 356 - 366.*** کنفرانس ها

**- Learning Electrical Behavior of Core Interconnects for System-Level Crosstalk Prediction. Basharkhah Katayoon, Mirhashemi Raheleh Sadat, Nosrati Nooshin, Zare Mohammad Javad, Navabi Shirazi Zainalabedin (2023)., ETS 2023, 22-26 May, Venice, ITALY.- A Low-cost Residue-based Scheme for Error-resiliency of RNN Accelerators. Nosrati Nooshin, Navabi Shirazi Zainalabedin (2023)., DDECS 2023, 3-5 May, Tallinn, ESTONIA.- A Low-Cost Combinational Approximate Multiplier. Hojati Zahra, Navabi Shirazi Zainalabedin (2023)., DDECS 2023, 3-5 May, Tallinn, ESTONIA.- MLC: A Machine Learning Based Checker For Soft Error Detection In Embedded Processors. Nosrati Nooshin, Jenihhin Maksim, Navabi Shirazi Zainalabedin (2022)., IOLTS 2022, 12-14 September, Torino, ITALY.- A Secure Canary-Based Hardware Approach Against ROP. Sadghipour rousari Mahboube, Nouri Ebrahim, Sheikhshoaei Fatemeh, Paolo Prinetto, Navabi Shirazi Zainalabedin (2022)., ITASEC 2022, 20-23 June, Rome, Italy.- Resiliency to Soft-Errors for Embedded Processors Using ML-based Checkers. Nosrati Nooshin, Navabi Shirazi Zainalabedin, Jenihhin Maksim (2022)., ETS 2022, 23-27 May, Barcelona, Spain.- Concurrent Error Detection for LSTM Accelerators. Nosrati Nooshin, [] [], Sadghipour rousari Mahboube, Navabi Shirazi Zainalabedin (2022)., ETS 2022, 23-27 May, Barcelona, Spain.- AFTAB: A RISC-V Implementation with Configurable Gateways for Security. Rajabali Panah Maryam, Sadghipour rousari Mahboube, Jahanpeima Zahra, Roascio Gianluca, Prinetto Paolo, Navabi Shirazi Zainalabedin (2021)., EWDTS 2021, 10-13 September, Georgia.- n-DiCE-LSTM: An n-Dimensional Configurable and Efficient Architecture for LSTM Accelerator. Sadghipour rousari Mahboube, Totonchi Asl Hanieh, Navabi Shirazi Zainalabedin (2021)., ISVLSI 2021, 7-9 July.- Integrating an Interconnect BIST with Crosstalk Avoidance Hardware. Akhsham Mahsa, Navabi Shirazi Zainalabedin (2021)., IOLTS 2021, 28-30 June.- Online Testing of a Row-Stationary Convolution Accelerator. Roshanshah Mohammad Rasoul, Basharkhah Katayoon, Navabi Shirazi Zainalabedin (2021)., 2021 IEEE European Test Symposium (ETS), 24-28 May, BELGIUM.- Compensating Detection Latency of FPGA Scrubbers with a Collaborative Functional Hardware Duplication. Naeemi Khaledi Mohammad Reza, ebrahimi mohammad, Navabi Shirazi Zainalabedin (2021)., 2021 IEEE Microelectronics Design & Test Symposium (MDTS), 18-21 May, Albania.- Reducing DFT hardware overhead by use of a test microprogram in a microprogrammed hardware accelerator. Rajabalipanah Maryam, [] [], Nosrati Nooshin, Basharkhah Katayoon, Yousefzadeh Saba, Navabi Shirazi Zainalabedin (2020)., IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT), 19-21 October, Italy.- Built-In Predictors for Dynamic Crosstalk Avoidance. Sadeghi Rezgar, Navabi Shirazi Zainalabedin (2020)., ETS 2020, 25 May-1 June, Estonia.- Reconfiguration of Embedded Accelerators by Microprogramming for Intensive Loop Computations. Yousefzadeh Saba, Basharkhah Katayoon, Nosrati Nooshin, Rajabalipanah Maryam, Ghasemi Maryam, Navabi Shirazi Zainalabedin (2020)., DDECS 2020, 22-24 April, Serbia and Montenegro.- DiBA: n-Dimensional Bitslice Architecture for LSTM Implementation. Sadeghipour Mahboobeh, Saber Mohammad Ali, Navabi Shirazi Zainalabedin (2020)., DDECS 2020, 22-24 April, SERBIA.- ESL, Back-annotating Crosstalk Fault Models into High-level Communication Links. Basharkhah Katayoon, Sadeghi Rezgar, Nosrati Nooshin, Navabi Shirazi Zainalabedin (2020)., VTS 2020, 6-8 April, USA.- From Abstract Modeling of ADAS Applications to an Accelerator-based Hardware Realization. Ahmadi farsani Samira, Basharkhah Katayoon, Mohaghegh Amin, Navabi Shirazi Zainalabedin (2019)., EWDTS 2019, 13-16 September, Batumi, Georgia.- Making System Level Test Possible bt a Mixed-mode, Multi-level, Integrated Modeling Environment. Nosrati Nooshin, Basharkhah Katayoon, Sadeghi Rezgar, Zivkovic Carna, Grimm Christoph, Navabi Shirazi Zainalabedin (2019)., EWDTS 2019, 13-16 September, Batumi, Georgia.- SCOAP-based Directed Random Test Generation for Combinational Circuits. Ghasemy Seyyede Maryam, Rajabalipanah Maryam, Sarmadi Saeideh, Navabi Shirazi Zainalabedin (2019)., EWDTS 2019, 13-16 September, Batumi, Georgia.- An Accelerator-based Architecture Utilizing an Efficient Memory Link for Modern Computational Requirements. Yousefzadeh Saba, Basharkhah Katayoon, Nosrati Nooshin, Sadeghi Rezgar, Raik Jaan, Jenihhin Maksim, Navabi Shirazi Zainalabedin (2019)., EWDTS 2019, 13-16 September, Batumi, Georgia.- An ESL Environment for Modeling Electrical Interconnect Faults. Nosrati Nooshin, Basharkhah Katayoon, Sadeghi Rezgar, Navabi Shirazi Zainalabedin (2019)., ISVLSI 2019, 15-17 July, United States.- Test Adapted Shielding by a Multipurpose Crosstalk Avoidance Scheme. Akhsham Mahsa, Seyedolhosseini Atefesadat, Navabi Shirazi Zainalabedin (2019)., ETS 2019, 27-31 May, GERMANY (FED REP GER).- Back-annotation of Interconnect Physical Properties for System-Level Crosstalk Modeling. Sadeghi Rezgar, Nosrati Nooshin, Basharkhah Katayoon, Navabi Shirazi Zainalabedin (2019)., ETS 2019, 27-31 May, GERMANY (FED REP GER).- Near-Optimal Node Selection Procedure for Aging Monitor Placement. Sadeghi kohan Somayeh, Vafaei Arash, Navabi Shirazi Zainalabedin (2018)., IOLTS, 2-4 July, SPAIN.- Performance and Energy Enhancement through an Online Single/Multi Level Mode Switching Cache Architecture. Rezaeizadeh Ramin, Sadeghi Somayyeh, Navabi Shirazi Zainalabedin (2018)., GLSIVLSI 2018, 23-26 May, Chicago, United States.- A Novel SAT-based ATPG Approach for Transition Delay Faults. Zokaee Farzane, Sabaghian Hossein, Janfaza Vahid, Behnam Payman, Navabi Shirazi Zainalabedin (2017)., IEEE International High Level Design Validation and Test Workshop (HLDVT), 5-6 October, United States.- Reducing Search Space for Fault Diagnosis: A Probability-based Scoring Approach. حسین صباغیان بیدگلی, Behnam Payman, Alizadehmalafeh Bijan, Navabi Shirazi Zainalabedin (2017)., ISVLSI 2017, 3-5 July, Bochum, Germany.- Online Profiling for Cluster-Specific Variable Rate Refreshing in High-Density DRAM Systems. Sharifi Rasoul, Navabi Shirazi Zainalabedin (2017)., European Test Symposium (ETS 2017), 22-26 May, Cyprus.- TruncApp: A Truncation-based Approximate Divider for Energy Efficient DSP Applications. Vahdat Shaghayegh, Kamal Mehdi, Afzali Kousha Ali, Pedram Massoud, Navabi Shirazi Zainalabedin (2017)., DATE 2017, 27-31 March, Switzerland.- Universal Mitigation of NBTI-Induced Aging by Design Randomization. Jenihhin Maksim, Kamkin Alexander, Sadeghi Somayyeh, Navabi Shirazi Zainalabedin (2016)., EWDTS 2016, 14-17 October, Yerevan, Armenia.- ESL Design with RTL-Verified Predesigned Abstract Communication Channels. Najafi haghi Hamed, Chupilko Mikhail, Kamkin Alexander, Navabi Shirazi Zainalabedin (2016)., EWDTS 2016, 14-17 October, Yerevan, Armenia.- Early Prediction of Timing Critical Instructions in Pipeline Processor. Hashemi Hanieh, Fouman Ajirlou Arash, Soltani Morteza, Navabi Shirazi Zainalabedin (2016)., Baltic Electronic Conference (BEC), 3-5 October, Tallinn, Estonia.- Optimistic Clock Adjustment for preventing Better-Than-Worst-Case Violations. Hashemi Seyedeh Hanieh, Navabi Shirazi Zainalabedin (2016)., VLSI SoC 2016, 26-28 September, Tallinn, Estonia.- Prolonging Lifetime of Non-volatile Last Level Caches with Cluster Mapping. Soltani Morteza, Ebrahimi Mohammad, Navabi Shirazi Zainalabedin (2016)., GLSIVLSI 2016, 18-20 May, Boston, United States.- Path Selection and Sensor Insertion Flow for Age Monitoring in FPGAs. Ebrahimi Mohammad, Ghaderi Zana, Bozorgzadeh Eli, Navabi Shirazi Zainalabedin (2016)., Design, Automation & Test in Europe (DATE 2016), 14-18 March, Dresden, Germany.- Signature Oriented Model Pruning to Facilitate Multi-Threaded Processors Debugging. Refan Fatemeh, Alizadehmalafeh Bijan, Navabi Shirazi Zainalabedin (2015)., IEEE VLSI Test Symposium (VTS 2015), 27-29 April, napa valley california, United States.- Application-Specific Power-Aware Mapping for Reconfigurable NoC Architectures. Goli Mehran, Ghasemazar Amin, Navabi Shirazi Zainalabedin (2015)., Design and Technology of Integrated Systems (DTIS2015), 21-23 April, Naples, Italy.- Online Self Adjusting Progressive Age Monitoring of Timing Variations. Sadeghi Somayeh, Kamal Mehdi, Mcneil John, Prinetto Paolo, Navabi Shirazi Zainalabedin (2015)., Design and Technology of Integrated Systems (DTIS2015), 21-23 April, Naples, Italy.- Utilizing NOPs for Online Deterministic Testing of Simple Processing Cores. Jafari Rasoul, Zahraei Salehi Elham, Navabi Shirazi Zainalabedin (2015)., Design and Technology of Integrated Systems (DTIS2015), 21-23 April, Naples, Italy.- Aging in Digital Circuits and Age Monitoring: Object-Oriented Modeling and Evaluation. Sadeghi Somayeh, Kamran Arezoo, Forooghifar Farnaz, Navabi Shirazi Zainalabedin (2015)., Design and Technology of Integrated Systems (DTIS2015), 21-23 April, Naples, Italy.- Multi-Valued Logic Test Access Mechanism for Test Time and Power Reduction. Nekouei Amir Reza, Navabi Shirazi Zainalabedin (2015)., Design and Technology of Integrated Systems (DTIS2015), 21-23 April, Naples, Italy.- Power-Aware Online Testing of Manycore Systems in the Dark Silicon Era. Haghbayan Mohammad Hashem, Rahmani Amir Mohammad, Fattah Mohammad, Liljeberg Pasi, Plosila Juha, Navabi Shirazi Zainalabedin, Tenhunen Hannu (2015)., Design Automation & Test in Europe (DATE 2015), 9-13 March, France.- Low Power Scheduling in High-level Synthesis using Dual-Vth Library. Ghandali Samaneh, Alizadehmalafeh Bijan, Navabi Shirazi Zainalabedin (2015)., ISQED 2015, 2-4 March, , United States.- Preemptive Multi-bit IJTAG Testing with Reconfigurable Infrastructure. Keshavarz Shahrzad, Nekouei Amir Reza, Navabi Shirazi Zainalabedin (2014)., DFT 2014, 1-3 October, Amsterdam, Netherlands.- A Heuristic Path Selection Method For Small Delay Defects Test. فروتن پانیذ, کمال مهدی, Navabi Shirazi Zainalabedin (2014)., DFT 2014, 1-3 October, Amsterdam, Netherlands.- Effective Combination of Algebraic Techniques and Decision Diagrams to Formally Verify Large Arithmetic Circuits. Farahmandi Farimah, Alizadehmalafeh Bijan, Navabi Shirazi Zainalabedin (2014)., ISVLSI 2014, 9-11 July, Tampa, United States Of America.- Back-annotation of Gate-level Power Properties into System Level Description. Farajipour Najmeh, Navabi Shirazi Zainalabedin (2014)., NEWCAS 2014, 22-25 June, Canada.- Automatic Correction of Certain Design Errors Using Mutation Technique. Behnam Payman, Alizadehmalafeh Bijan, Navabi Shirazi Zainalabedin (2014)., ETS 2014 (European Test Symposium), 26-30 May, Germany.- Homogeneous Many-core Processor System Test Distribution and Execution Mechanism. Kamran Arezoo, Navabi Shirazi Zainalabedin (2014)., ETS 2014 (European Test Symposium), 26-30 May, Germany.- Improving Polynomial Datapath Debugging with HEDs. Sadeghi Somayeh, Behnam Payman, Alizadehmalafeh Bijan, Navabi Shirazi Zainalabedin, Fujita Masahiro (2014)., ETS 2014 (European Test Symposium), 26-30 May, Germany.- An Off-line MDSI Interconnect BIST Incorporated in BS 1149.1. Mohammadi Marziyeh, Sadeghi Somayeh, Masoumi Nasser, Navabi Shirazi Zainalabedin (2014)., ETS 2014 (European Test Symposium), 26-30 May, Germany.- RTL Datapath Optimization using System-level Transformations. Ghandali Samaneh, Alizadehmalafeh Bijan, Fujita Masahiro, Navabi Shirazi Zainalabedin (2014)., ISQED, 20-23 March, , United States Of America.- RTL Datapath Optimization Using System Level Transformations. Ghandali Samaneh, Alizadehmalafeh Bijan, Fujita Masahiro, Navabi Shirazi Zainalabedin (2014)., ISQED, 10-13 March, , United States Of America.- Assertion-Based Verification for System-Level Designs. Sohofi Hassan, Navabi Shirazi Zainalabedin (2014)., ISQED, 3-5 March, , United States Of America.- Configurable Systolic Matrix Multiplication. کامران فر پرستو, Shahabi Seyed Ali, واژبخت غزاله, Navabi Shirazi Zainalabedin (2014)., VLSI Design, 5-10 January, Mumbai, India.- Online Periodic Test Mechanism for Homogeneous Many-core Processors. Kamran Arezoo, Navabi Shirazi Zainalabedin (2013)., International Conference on Very Large Scale Integration (VLSI-SoC 2013), 6-9 October, İSTANBUL, Turkey.- A Probabilistic Approach for Counterexample Generation to Aid Design Debugging. Behnam Payman, Sabaghian Hossein, Alizadehmalafeh Bijan, Mohajerani Kamyar, Navabi Shirazi Zainalabedin (2013)., EWDTS 2013, 27-30 September, Rustavi, Russia.- Effective Combination of Algebraic Techniques and Decision Diagrams to Formally Verify Large Arithmetic Circuits. Behnam Payman, Alizadehmalafeh Bijan, Navabi Shirazi Zainalabedin (2013)., International Symposium VLSI , 20-22 July, Natal, Brazil.- Mutation-based Technique for Automatic Correction of Functional Bugs in Digital Designs. Behnam Payman, Alizadehmalafeh Bijan, Navabi Shirazi Zainalabedin (2013)., International Symposium on VLSI, 20-22 July, Natal, Brazil.- A Probabilistic and Constraint Based Approach for Low Power Test Generation. صباغیان بیدگلی حسین, نمکی شوشتری مجید, Navabi Shirazi Zainalabedin (2012)., Asian Test Symposium 2012, 19-22 November, Japan.- Mutation Based Debugging Technique with Auto-Correction Mechanism for RTL Designs. Alizadehmalafeh Bijan, بهنام پیمان, Navabi Shirazi Zainalabedin, فوجیتا ماساهیرو (2012)., IEEE International Workshop on Silicon Debug and Diagnosis, 8-9 November, California, United States Of America.- BS 1149.1 Extensions for an Online Interconnect Fault Detection and Recovery. صادقی کهن سمیه, نمکی شوشتری مجید, جواهری فاطمه, Navabi Shirazi Zainalabedin (2012)., ITC 2012, 6-8 November, California, United States Of America.- Polynomial Datapath Synthesis and Optimization Based on Vanishing Polynomial over Z(2m and Algebraic Techniques. Alizadehmalafeh Bijan, قندالی سمانه, Navabi Shirazi Zainalabedin, فوجیتا ماساهیرو (2012)., International Conference on Formal Methods and Models for Co-design, 16-17 September, Virginia, United States Of America.- An Improved Scheme for Pre-computed Patterns in Core-based SoC Architecture. صدرالدینی الهه, رحیمی غلامرضا, فروتن پانیذ, فتحی محمود, Navabi Shirazi Zainalabedin (2012)., EWDTS 2012, 14-17 September, Kharkov, Ukraine.- Optimization Consideration in QCA Designs. نجفی حقی زهرا, محمدی مرضیه, Forouzandeh Behjat, Navabi Shirazi Zainalabedin (2012)., EWDTS 2012, 14-17 September, Ukraine.- A New Structure for Interconnect Offline Testing. صادقی کهن سمیه, کشاورز شهرزاد, ذکایی فرزانه, فرهمندی فریماه, Navabi Shirazi Zainalabedin (2012)., EWDTS 2012, 14-17 September, Kharkov, Ukraine.- Extracting Complete Set of Equations to Analyze VHDL-AMS Descriptions. کامران آرزو, جانفزا وحید, Navabi Shirazi Zainalabedin (2012)., EWDTS 2012, 14-17 September, Kharkov, Ukraine.- HDLs from Test Education Perspective. Navabi Shirazi Zainalabedin, Nemati Ghazal (2012)., European Workshop on Microelectronics Education, 9-11 May, Grenoble, France.- Taking Electronic Design from RTL to ESL. Navabi Shirazi Zainalabedin, جواهری فاطمه (2012)., European Workshop on Microelectronics Education, 9-11 May, Grenoble, France.- Power Constraint Testing for Multi-Clock Domain SoCs Using Concurrent Hybrid BIST. حق بیان محمد هاشم, Safari Saeed, Navabi Shirazi Zainalabedin (2012)., DDECS 2012, 18-20 April, Tallinn, Estonia.- Effective RT-Level Software-Based Self-Testing of Embedded Processor Cores. Navabi Shirazi Zainalabedin, Kabiri Sara (2012)., DDECS 2012, 18-20 April, Tallinn, Estonia.- Near Optimal Machine Learning Based Random Test Generation. شاکری نیکی, نعمتی نسترن, Nili Ahmad Abadi Majid, Navabi Shirazi Zainalabedin (2010)., EWDTS10, 17-20 September, Saint Petersburg, Russia.- Low cost Error Tolerant Motion Estimation for H.264/AVC Standard. Sargolzaie Mohammad Hossin, Semsarzadeh Mehdi, Hashemi Mahmoud Reza, Navabi Shirazi Zainalabedin (2009)., East-West Design & Test Symposium (EWDTS 2009), 18-21 September, Saint Petersburg, Russia.- Optimized Assignment Coverage Computation in Formal Verification of Digital Systems. Nabi Majid, Shojaei Hamid, Mohammadi Siamak, Navabi Shirazi Zainalabedin (2007)., Asian Test Symposium 2007, 8-11 October, Beijing, China.- Assignment Coverage, A Complementary Coverage Metric in Formal Verification. Nabi Majid, Shojaei Hamid, Mohammadi Siamak, Navabi Shirazi Zainalabedin (2007)., Design & Technology of Intgrated Systems (DTIS '07), 2-5 September, Robat , Morocco.- Improved Assertion Lifetime via Assertion Based Testing Methodology. Riazati Mohammad, Mohammadi Siamak, Afzali Kousha Ali, Navabi Shirazi Zainalabedin (2006)., 18th International Conference on Microelectronics, ICM 2006, 18-20 December, Dhahran, Saudi Arabia.- Assertion Efficiency Assessment Method. Riazati Mohammad, Mohammadi Siamak, Navabi Shirazi Zainalabedin (2006)., 7th Workshop on RTL and High Level Testing, WRTLT'06, 23-24 November, Fukuoka, Japan.- Non-overlapping Set of Efficient Assertions. Riazati Mohammad, Mohammadi Siamak, Navabi Shirazi Zainalabedin (2006)., Norchip Conference, 20-21 November, Sweden.*** کتب

**- Digital System test and testable Design: Using HDL Models and Architectures. Navabi Shirazi Zainalabedin (2011).- VHDL: Modular Design and Synthesis of Cores and Systems. Navabi Shirazi Zainalabedin (2007).- The VLSI Handbook-Section XIII. Navabi Shirazi Zainalabedin (2006).- Embedded Core Design with FPGAs. Navabi Shirazi Zainalabedin (2006).- Verilog Digital system Design. Navabi Shirazi Zainalabedin (1999).*** مجلات
 |

|  |  |
| --- | --- |
| **پایان نامه ها و رساله ها** | **- پیاده سازی تبدیل فوریه و عکس تبدیل فوریه با استفاده از آرایه ای از شتاب دهنده های قابل بازپیکربندی مبتنی بر ریزدستورات، سپیده خیرالهی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1402/8/29 - محیط ارزیابی امنیت سخت افزار مبتنی UVM-systemC، ابراهیم نوری، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1402/8/2 - طراحی یک سخت افزار برای شتاب دهی لایه های دی کانولوشن.، احسان اکبری، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1401/6/23 - پیاده سازی شبکه های میان ارتباطی در سیستم های جاسازی شده، حانیه توتونچی اصل، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1401/6/23 - پیاده سازی پردازش داده در کنار حافظه و ارایه ی ارتباط بهینه بین تراشه پردازنده و حافظه خارج از تراشه، محمدعلی صابر، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1401/11/18 - بررسی قابلیت های SystemC-AMS به منظور طراحی و تجزیه تحلیل سیستم های مخابراتی، ناصر زرین کار، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1400/7/12 - آزمون معماری های مبتنی بر شتاب دهنده، سیده مریم قاسمی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1400/11/30 - بهینه سازی ارتباط با حافظه در کاربردهای مبتنی بر یادگیری ماشین، شیما محمدپورجیرهنده، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1400/11/27 - سخت افزار برای کاربرد بایو مبتنی بر یادگیری ماشین، طاهره واسعی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1400/11/12 - معماری قابل پیکربندی برای شتاب دهنده های هوش مصنوعی، محمدرسول روشن شاه، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1399/7/30 - پیاده سازی شبکه های عصبی باینری در سخت افزار های برنامه پذیر، محبوبه صادقی پوررودسری، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1399/7/28 - ارایه شتاب دهنده برای کاربردهای کمک راننده مبتنی بر بینائی، سمیرا احمدی فارسانی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1399/7/28 - پیاده‌سازی آگاه از انرژی شبکه‌های عصبی عمیق بر روی FPGA، دانیال فضیلت پور، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1399/6/26 - اِنجین آنالیز سیگنال‌های بایو با استفاده از شتاب‎دهنده‌های قابل بازپیکربندی، صبا یوسف زاده، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1399/12/5 - طراحی سخت افزاری مبتنی بر شتاب دهنده برای کاربردهای پزشکی، راحله السادات میرهاشمی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1399/12/12 - طراحی سخت افزاری خاص منظوره برای کاربرد در سیستم های اینترنت اشیاء، نیلوفر پارساجم، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1398/4/5 - افزایش قابلیت اطمینان ارتباطات روی تراشه به منظور افزایش کارایی و کاهش توان مصرفی، آرش وفائی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1398/4/4 - کاهش سالخوردگی ناشی از BTI با کمک بازپیکربندی در FPGAها، محمد ابراهیمی، زین العابدین نوابی شیرازی، دکتری، 1398/11/21 - " محدود کردن اثر نوسانات پویا در تراشه در سطوح مختلف"، سمیه صادقی کهن، زین العابدین نوابی شیرازی، دکتری، 1397/6/31 - سنتز پروتکل های مخابراتی با پیکربندی معماری های دانه درشت قابل بازپیکربندی، بهار به آذین، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1397/6/25 - قابلیت اطمینان با استفاده از روش دوتایی در سیستمهای نهفته مبتنی بر FPGA، محمدرضا نعیمی خالدی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1397/6/25 - سیستمهای سازگار با سال خوردگی در سطح بالا، مهسا اخشم، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1397/6/24 - ارائه و پیاده سازی روش ترکیبی FFT و پردازش دامنه به منظور بهبود رزولوشن پهنای باند فرکانسی در طیف سنجی، اکرم حیدری زاده، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1397/3/23 - مدل سازی افزاره های مبتنی بر FinFET جهت بررسی عملکرد و شناسایی خطاهای محتمل در آنها، رضا نمازیان، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1396/6/25 - بهبود توان و کارایی درتکنولوژی های جدید حافظه، رامین رضایی زاده، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1396/6/25 - استفاده از حافظه برای بهبود کارآیی پردازشی، شایسته معصومیان، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1396/6/25 - مدیریت دمایی پردازنده های چند هسته ای به منظور افزایش کارایی و قابلیت اطمینان، محیا صفارپور، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1396/6/15 - تقریب در عملیات محاسباتی جهت سرعت بخشیدن به فرآیند، فرناز فروغی فر، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1396/3/22 - به کارگیری عیب یابی پیش از ساخت جهت تسهیل عیب یابی پس از ساخت ، فاطمه رفان، زین العابدین نوابی شیرازی، دکتری، 1396/3/22 - درستی سنجی پردازنده های مدرن با قابلیت توان پویا، رضا شرفی نژاد، زین العابدین نوابی شیرازی، دکتری، 1396/12/26 - رهیافتی کنش گرا برای توصیف و سنتز سخت افزار، محمدکامیار مهاجرانی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1395/7/3 - تبدیل ادعاهای درستی یابی از سطح سیستم به سطحی نزدیک ولی بالاتر از رجیستر، حامد نجفی حقی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1395/6/15 - سنتز سطح بالای واسط های ارتباطی مدارهای دیجیتال با استفاده از روشهای الکترونیک در سطح سیستم، علی جهانشاهی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1395/6/14 - تست و کاهش خطا در تکنولوژی های جدید حافظه ها، عبدالرسول شریفی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1395/6/14 - جلوگیری و تصحیح خطای ناشی از تغییرات پویا در مدارات دیجیتال و واحدهای محاسباتی، سیده حانیه هاشمی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1395/4/2 - بهبود طول عمر حافظه های غیر فرار در سطح اخر حافظه ی نهان، مرتضی سلطانی بناوندی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1395/3/31 - رهیافتی کنش‌گرا برای توصیف و سنتز سخت‌افزار، محمد کامیار مهاجرانی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1395/07/03 - تبدیل ادعاهای درستی سنجی از سطح سیستم به سطحی نزدیک ولی بالاتر از رجیستر، حامد نجفی حقی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1395/06/15 - سنتز سطح بالای واسط های ارتباطی مدارهای دیجیتال با استفاده از روش های الکترونیک در سطح سیستم، علی جهانشاهی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1395/06/14 - Lifetime Improvment of Non-volatile Last Level Caches، مرتضی سلطانی بناوندی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1395/03/31 - زمان بندی واسط دسترسی آزمون برای سیستمهای روی تراشه، امیررضا نکویی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1394/6/24 - بهینه سازی آزمون در تراشه های چند پردازنده ای ، آرزو کامران، زین العابدین نوابی شیرازی، دکتری، 1394/2/27 - زمان‎بندی واسط دسترسی آزمون برای سیستم های روی تراشه، امیررضا نکوئی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1394/06/24 - بهینه‌سازی آزمون در تراشه‌های چندپردازنده‌ای، آرزو کامران، زین العابدین نوابی شیرازی، دکتری، 1394/02/27 - قرار دادن روش های تست پذیری در سطح سیستم، شهرزاد کشاورز، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1393/6/18 - ارائه‌ی مدلی جهت کاربردهای طراحی و آزمون در سطوح مختلف انتزاع، حسین صباغیان بیدگلی، زین العابدین نوابی شیرازی، دکتری، 1393/6/18 - کاهش زمان تست با استفاده از موازی سازی و فشرده کردن داده ها، وحید جان فزا، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1393/6/17 - روش آزمون برای تشخیص خطا های ناشی از تاخیر با در نظر گرفتن پوشش و توان مصرفی، فرزانه ذکائی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1393/6/17 - درستی سنجی مبتنی بر ادعا در سطح سیستم، سید حسن صحفی، زین العابدین نوابی شیرازی، دکتری، 1393/6/17 - کاهش توان مصرفی حافظه ها در ناحیه کاری نزدیک آستانه با درنظر گرفتن محدودیت کارایی، حسن افضلی کوشا، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1393/3/31 - تولید خودکار ادعا در سطح سیستم برای درستی سنجی، مهران گلی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1393/12/23 - قرار دادن روش های آزمون پذیری در سطح سیستم، شهرزاد کشاورز، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1393/06/18 - ارائه‌ی مدلی جهت کاربردهای طراحی و آزمون در سطوح مختلف انتزاع، حسین صباغیان بیدگلی، زین العابدین نوابی شیرازی، دکتری، 1393/06/18 - کاهش زمان تست با استفاده از موازی سازی و فشرده کردن داده ها، وحید جانفزا، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1393/06/17 - درستی سنجی مبتنی بر ادعا در سطح سیستم، حسن صحفی، زین العابدین نوابی شیرازی، دکتری، 1393/06/17 - کاهش توان مصرفی حافظه‌ها در ناحیه کاری نزدیک آستانه با در نظر گرفتن محدودیت کارایی، حسن افضلی کوشا، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1393/03/31 - طراحی مدارات دیجیتال در ناحیه نزدیک آستانه با در نظر گرفتن نوسانات فرآیند، محسن جعفری، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1392/9/27 - بررسی ؛ مدل سازی و آزمون خطاهای ناشی از اتصالات میانی در نانو سیستم ها ، ، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1392/6/20 - تشخیص و تصحیح خطای طراحی سیستم¬های دیجیتال، پیمان به نام، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1392/6/20 - بررسی روشهای درستی یابی رسمی مدارهای محاسباتی بر اساس روش جبر کامپیوتری نمادین، فریماه فرهمندی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1392/5/12 - تشخیص و تصحیح خطای طراحی سیستم های دیجیتال، پیمان بهنام، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1392/06/20 - بررسی، مدل سازی و آزمون خطاهای ناشی از اتصالات میانی در نانو سیستم ها، مرضیه محمدی جورکویه، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1392/06/20 - بهینه سازی در طراحی ماژولهای محاسباتی بر پایه QCA و بررسی مدل های خرابی در مدارات QCA، زهرا نجفی حقی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1391/7/5 - پویش فضای طراحی سطح بالای شبکه عصبی-فازی خطی محلی برای کاربردهای نهفته، محمدرضا بهارانی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1391/6/29 - اختصاصی سازی کانال های ارتباطی در سیستم های چند پردازنده ای، محمد رضا نجفی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1391/6/18 - متودولوژی تست توان-آگاه برای سخت افزار های کم توان ، عبدالمجید نمکی شوشتری، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1391/6/14 - بررسی روشهای تحمل پذیری خرابی در معماری های چند هسته ای، عطیه لطفی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1391/5/14 - افزایش قابلیت اطمینان در معماری های چند هسته ای با استفاده ازپیکربندی مجدد، رضا نخجوانی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1391/3/30 - آزمون پردازنده نهفته در سطح دستورالعمل، پریسا شعفی کبیری، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1391/3/23 - بهینه سازی در طراحی ماژول‌های محاسباتی بر پایه QCA و بررسی مدل‌های خرابی در مدارات QCA، زهرا نجفی حقی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1391/07/05 - پویش فضای طراحی سطح بالای شبکه عصبی-فازی برای کاربردهای نهفته، محمدرضا بهارانی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1391/06/29 - اختصاصی‌سازی کانال‌های ارتباطی در ساختارهای چند پردازنده‌ای روی تراشه، محمدرضا نجفی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1391/06/18 - متودولوژی تست توان‌آگاه برای سخت افزارهای کم توان، عبدالمجید نمکی شوشتری، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1391/06/14 - بررسی روش‌های تحمل پذیری خرابی در معماری‌های چند هسته‌ای، عطیه لطفی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1391/05/14 - روش هایی برای ارتباطات روی تراشه قابل اعمال بر سیستم و شبکه روی تراشه، وحیده اخلاقی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1390/7/13 - طراحی برای آزمون پذیری در سطح سیستم ، فاطمه جواهری، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1390/6/31 - جستجوی (شناسایی- کاوش ) تست ارتباطات روی تراشه با نگرش به طراحی در سطح سیستم، سمیه صادقی کهن، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1390/6/31 - روشهای ارزیابی و مدل کردن قابلیت اتکا در سیستمها و مدارهای دیجیتال، محمدسعید جهانگیری، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1390/6/31 - روش‌هایی برای ارتباطات روی تراشه قابل اعمال بر سیستم و شبکه روی تراشه، وحیده اخلاقی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1390/07/13 - جستجوی تست ارتباطات روی تراشه با نگرش به طراحی در سطح سیستم، سمیه صادقی کهن، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1390/06/31 - آزمون واحدهای ارتباطی سطح سیستم، فاطمه جواهری، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1390/06/31 - آزمودن و آزمون پذیری شبکه های عصبی مصنوعی سخت افزاری به کمک مدلهای خرابی سطح بالا ، سیدبهداد حسینی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1389/8/30 - طراحی و پیاده سازی یک مدار BIST با قابلیت پیکر بندی مجدد در محیط HDL، نسترن نعمتی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1389/7/7 - آزمون بهینه هسته با دسترسی به ساختار داخلی آن ، سارا کرامتی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1389/7/11 - درستی یای با استفاده از اسرشنها در سطح تی ال ام، ، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1389/6/17 - آزمودن و آزمون پذیری شبکه‌های عصبی مصنوعی سخت‌افزاری به کمک مدل‌های خرابی سطح بالا، بهداد حسینی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1389/08/30 - آزمون بهینه هسته با دسترسی به ساختار داخلی آن، سارا کرامتی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1389/07/11 - طراحی معماری های آزمون خودکار توکار با قابلیت پیکربندی، نسترن نعمتی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1389/07/07 - ارائه روشی برای طراحی به منظور تست در سطح سیستم، فاطمه رفان، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1388/7/27 - ارزیابی عملکرد و قابلیت اطمینان NOC، الناز کوپاهی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1388/7/27 - بهینه سازی تست همزمان BIST در سطح تبادل داده در SOC ها، محمد هاشم حق بیان، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1388/7/20 - معماری های همگن شبکه های روی تراشه، آرمین علاقی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1388/6/9 - انتخاب دستورات گسترش یافته در پردازنده های توسعه پذیر، بنت الهدی احمدی نژاد، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1388/6/23 - معماری بهینه سازی پارامترهای طراحی برای تست همزمان در سطح ثبات، محمدحسین سرگلزایی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1388/6/23 - روشهایی برای آزمون مدار و تصحیح خطا به صورت هم روال در سطوح مختلف تجرید، نغمه کریمی، زین العابدین نوابی شیرازی، دکتری، 1388/12/8 - روش های تست و عیب یابی گیت های آرایه ای برنامه پذیر در محل (FPGAs)، نگار اسماعیلی فلاح، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1388/12/15 - روشهای تست و عیب یابی گیت های آرایه ای برنامه پذیر در محل (FPGAs)، نگار اسماعیلی فلاح، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1388/12/15 - خودآزمایی همروال ساختارهای سیستم برتراشه در سطح اجزاء، نغمه کریمی، زین العابدین نوابی شیرازی، دکتری، 1388/12/08 - استخراج پارامترهای فیزیکی برای طراحی سطح سیستمی، نجمه فرجی پور قهرود، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1388/11/27 - روش مبتنی بر وظیفه برای تخمین توان مصرفی در مدل سازی سطح تراکنش سیستمها، نجمه فرجی پور قهرود، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1388/11/27 - ارزیابی عملکرد و قابلیت اطمینان NoC، الناز کوپاهی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1388/07/27 - بهینه سازی تست همزمان BIST در سطح تبادل داده‌ها در SoC‌ها، محمد هاشم حق بیان، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1388/07/20 - تشخیص و تصحیح خرابی در سیستم¬های تکرارشونده، محمد حسین سرگلزائی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1388/06/23 - انتخاب دستورات گسترش یافته در پردازنده های توسعه پذیر، هدی احمدی نژاد، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1388/06/23 - سنتز TLM در سطح PV به RTL، نادره حاتمی مزینانی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1387/9/9 - تست مدارات دیجیتال در سطح TLM، هما عالم زاده، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1387/9/9 - آنالیز کد سطح بالای C برای رسیدن به ابزار سخت افزاری نرم افزاری، سمیه ملکشاهی ورله، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1387/6/25 - کاهش توان مصرفی ناشی از انتقال اطلاعات بین بلوکهای عملیاتی درNOCها، محسن صانعی، زین العابدین نوابی شیرازی، دکتری، 1387/6/11 - بررسی توانائیها ظرفیت ها و انعطاف پذیری VHDL به منظور طراحی در سطح TLM با استفاده از ADA، نگین السادات نعمت الهی زاده ماهانی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1387/12/3 - طراحی و شبیه سازی سخت افزار در سطح سیستم با SystemAda، نگین السادات نعمت الهی زاده ماهانی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1387/12/03 - الگوهای طراحی و تبدیل مدلها درمعماری مدل محور سامانه های هوشمند بر تراشه، محمد رضا جمالی قهدریجانی، زین العابدین نوابی شیرازی، دکتری، 1387/10/21 - تست کانال های ارتباطی TLM، هما عالم زاده، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1387/09/09 - سنتز از سطح تراکنش به لایه انتقال ثبات، نادره حاتمی مزینانی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1387/09/09 - آنالیز کد سطح بالای C برای رسیدن به افراز سخت افزاری نرم افزاری، سمیه ملکشاهی ورله، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1387/06/25 - کاهش توان مصرفی ناشی از انتقال اطلاعات بین بلوک های عملیاتی در NoCها، محسن صانعی، زین العابدین نوابی شیرازی، دکتری، 1387/06/11 - آزمون پذیری ساختار NOC، عاطفه دلیرثانی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1386/9/7 - ارزیابی کارآیی برنامه برروی پردازنده های توصیف شده، نیما هنرمند، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1386/8/1 - طراحی سخت افزاربه کمک مدلسازی درسطح مبادله اطلاعات، شیث ابوالمعالی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1386/7/29 - درست یابی سطح بالا برمبنای زبان های توصیف معماری، سیدحسن صحفی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1386/7/18 - طراحی سطح بالا برای ایجاد قابلیت کاهش کارآیی درشرا، سیدعلی شهابی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1386/7/15 - طراحی سیستمهای دیجیتال به کمک مونیتورها، محمد ریاضتی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1386/5/2 - بررسی ساختارهای مقاوم نسبت به خطا در سامانه ها و شبکه های داخل نانو تراشه ها، محمد حسین نیشابوری، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1386/12/14 - طراحی یک زبان توصیف معماری و ارزیابی کارآیی برنامه بر روی پردازنده های توصیف شده با آن زبان، نیما هنرمند، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1386 - سنتز تست بنچ ها و مانیتورها برای افزایش سرعت درستی سنجی طراحی سیستم های دیجیتال، محمد ریاضتی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1386 - طراحی سطح بالا با قبول کاهش هدفمند در مدارهای معیوب، علی شهابی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1386 - ارزیابی رسمی و تولید تست بر اساس خصوصیات طرح، مصطفی نادری مایوان، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1384 - خودآزمایی سخت افزاری - نرم افزاری پردازنده ها HW -SW Based self - Testing of Processor Cores، زهره کریمی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1383 - شتابدهی شبیه سازی مدارهای مجتمع دیجیتال/ آنالوگ، حمیدرضا قاسمی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1383 - صحه گذاری قانونمند (Formal Verification) مدارهای دیجیتالی در سطح بالا بر پایه روش چک کردن خاصیت (Property Checking)، بیژن علیزاده، زین العابدین نوابی شیرازی، دکتری، 1383 - بهبود ساختارهای پویش برای آزمون Core و SoC، شروین شریفی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1382 - طراحی Testable Gigabit Media Access Controller، احسان عطوفیان، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1382 - ارزیابی رسمی در سطح بالا به کمک معادلات چند جمله ای صحیح، محمدرضا کاکویی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1382 - طراحی پردازنده های خاص منظوره بر اساس IP، مقصود عباسپور، زین العابدین نوابی شیرازی، دکتری، 1382 - افزایش آزمون پذیری مدارهای دیجیتال در سطح انتقال ثبات به طور خودکار، نغمه کریمی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1381 - ارزیابی داده های آزمون در سطح رفتاری با قابلیت تخمین پوشش خطا در سطح گیت، مینا زلفی لیقوان، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1381 - طراحی یک پردازش گر خاص برای لایه Baseband از استاندارد Bluetooth، امینی فیروز شاهیان، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1380 - شبیه سازی Cycle - Based در سطح انتقال ثبات برای زبان VHDL بر اساس فرمت میانی CHIRE RTL VHDL cycle - Based Simulation based on CHIRE، لیلی قاسم زاده، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1380 - تسریع عملیات تولید تست با استفاده از اطلاعات سطح بالا برای مدارات دیجیتال، میثم لواسانی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1380 - معماری های تحقق الگوریتم جایگزینی LRU، حسن قاسم زاده باغینی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1380 - شبیه سازی بر مبنای رخداد هایبرید تفسیری و ترجمه ای بر زبان VHDL با قابلیت توسعه، دارا رحمتی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1380 - Formai Verification در طراحی مدارهای دیجیتال، علی طاهری تاری، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1380 - به کارگیری روشهای Code coverage نرم افزار در زبانهای توصیف سخت افزاریApplying Software Code Coverage Techniques to Hardware Description Languages، امیر مسعود قره باغی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1379 - ابزار طراحی واحد خود آزمون پذیری برای قطعات حافظه، علی محمد زاده، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1379 - فشرده سازی مشخصات زمانی سطوح گیت و ترانزیستور به توصیف سطح رفتاری در زبان توصیف سخت افزاری Verilog، ابوالفضل سلیمی زبردست، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1379 - خودآزمائی توکار برای تراشه های DSP، محمدحسین طهرانی پور، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1379 - شتاب دهنده شبیه سازی در سطح گیت با استفاده از تکنیک Cycle - Basece، بنیامین همدین یاران، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1379 - فرمت میانی قابل سنتز، محمد حسین رشادی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1379 - OVHDL: یک پیشنهاد برای توسعه VHDLبه سمت شئ گرایی، امید فتح الله نجار باشی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1379 - طراحی ومدل سازی نسخة بهینه شدة پردازندة TMS32 OC 54 X مبتنی بر ایده های معماری RUTS - DSP) RISC، پدارم ارشدریاحی دهکردی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1378 - طراحی شتابدهنده / کمک پردازندة جاوا، کوروش فلاح مشفقی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1378 - سنتز آرایه های پردازشگر خطی، حمیدرضا هاشم پور، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1378 - سنتز مدارهای دیجیتال مقاوم در برابر خطاهای طراحی، محمد رضا موحدین، زین العابدین نوابی شیرازی، دکتری، 1378 - تولید کد برای پردازنده های EMBEDDED، رضا نور محمدی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1378 - طراحی یک شبیه سازی سطح سوییچ جهت مدل کردن تاخیر نامعلوم در مدارهای دیجیتال، مظفر بگ محمدی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1378 - تولید کننده خودکار FPGA، محمدعلی قدرت، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1378 - پیاده سازی تکنیک های تحمل خرابی در پردازنده های RISC به همراه محاسبه اطمینان بخشی آن، بیژن علیزاده، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1377 - تولید بردارهای تست IDDQ برای مدارهای مجتمع CMOS، عباس خلیلی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1377 - تخمین توان مصرفی در تراشه های FPGA، فرشید سهیلی نجف آبادی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1377 - مدلسازی شبکه محلی ETHE RNET با استفاده از VHDL، رضا پور طوسی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1377 - سنتز مدارهای آسنکرون، آرش فرهودفر، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1377 - تولید بردار آزمون برای مدارهای دیجیتال با استفاده از آرایه های منطقی برنامه پذیر، مرتضی فیاضی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1377 - طراحی زبان دیکشنری خطا Fault Dictionary Language Design، داریوش اسکندری، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1376 - سنتز رفتاری سیستمهای دیجیتال قابل تست، هومن تراپی پاریزی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1376 - تولید الگو های آزمون درسطح رفتاری، علیرضا خلفی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1375 - شبیه سازی خرابی تابعی مدل های VHDL سطح دریچه ای، عبداله آقتاب جهانی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1375 - طراحی محیط آزمایش برای بکارگرفتن الگوهای آزمون در اسکن مرزی، پریسا نجد سمیعی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1375 - کامپیوتر RISC برای کاربردهای آموزشی(UTER)، عبدالرضا یعقوب زاده طاری، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1374/3/28 - کامپیوترRISC برای کاربردهای آموزشی (UTER)، عبدالرضا یعقوب زاده، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1374 - استخراج تابع و تاخیر مدارهای CMOS، احمد اکبر شاهی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1374 - طراحی جانمائی مدارهای CMOSبه صورت ساختارهای منظم، مقصود عباسپور، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1374 - طراحی و پیاده سازی یک بروسورRISC آزمون پذیر، مسعود شادفر، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1373 - بهبود سرعت شبیه سازی در مدارات دیجیتال، میراسلام تیموری، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1373 - سنتز قطعات دیجیتال، فرزین کریمی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1373 - سنتز سیستمهای دیجیتال با استفاده از توصیفهای رفتاری، محمدرضا سرجویی، زین العابدین نوابی شیرازی، کارشناسی ارشد، 1373**  |